

Análisis de los efectos dispersivos en baja frecuencia de transistores HEMT a través de medidas de capacidad y conductancia

José Vicente Terán Collantes, Enrique Villa Benito, Juan L. Cano,

María Luisa de la Fuente Rodríguez, Eduardo Artal Latorre.

teranjv@unican.es, villae@unican.es, canojl@unican.es, fuenterm@unican.es, artale@unican.es

Dpto. de Ingeniería de Comunicaciones. Universidad de Cantabria.

Edificio I+D+i Telecomunicaciones, Plaza de la Ciencia s/n, 39005 Santander.

Abstract- The analysis of low-frequency dispersive effects on semiconductors devices is a significant issue in order to characterize trapping states. This contribution shows a measurement set-up to test the gate-source capacitance and conductance of devices to study their frequency and bias dependence. Preliminary studies on trap characterization of High Electron Mobility Transistors (HEMT) are reported. The measurement set-up was performed assuming models in which the traps are present at the interface of the semiconductor heterojunction. The time constant and density of traps have been determined from measured data. The device under test has been also integrated into a cryogenic cycle where trap states becomes more significant.

localizan mayoritariamente en la heterounión entre puerta y fuente [5].

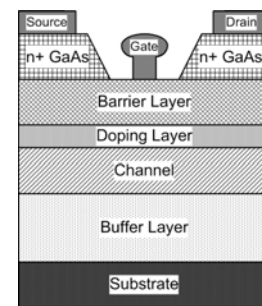


Fig. 1. Esquema de capas de un transistor HEMT.

I. INTRODUCCIÓN

Los efectos dispersivos en dispositivos semiconductores en baja frecuencia afectan de manera significativa a su comportamiento en frecuencias de microondas y milimétricas. Dada la naturaleza de estos efectos dispersivos existen múltiples técnicas de medida como la caracterización a través de la medida pulsada de parámetros de Scattering [1], espectroscopía de transitorios de niveles profundos (Deep-Level Transient Spectroscopy - DLTS) [2], medida pulsada de curvas IV [3], o medida de componentes intrínsecos del dispositivo semiconductor [4].

Este trabajo se enmarca dentro del último grupo de técnicas de caracterización de efectos dispersivos. En concreto se estudia la medida de la capacidad y la conductancia de la unión Schottky que se genera entre los terminales de puerta y fuente de un transistor. Se ha elegido el transistor de Mitsubishi MGF4941AL. Es un transistor HEMT de InGaAs destinado a aplicaciones de muy bajo ruido.

Hay varias posibilidades de localización física de los efectos dispersivos dentro del transistor como son la interfaz entre el metal de puerta y el semiconductor, la interfaz entre la barrera y el canal, ó en la propia barrera, ó en el propio canal (Fig. 1). La localización de los efectos dispersivos, o efectos trampa, puede ser muy complicada ya que se deben tener en cuenta los cuatro casos enumerados.

Los estados trampa de emisión y captura de portadores dentro del semiconductor producen pérdidas de energía que se traducen en cambios sustanciales en la conductancia. De ahí que se haya optado por estudiar el método de medida de capacidad y conductancia considerando que las trampas se

II. SISTEMA DE MEDIDA

Las medidas de capacidad y conductancia del transistor se realizaron siguiendo el esquema propuesto en la Fig. 2.

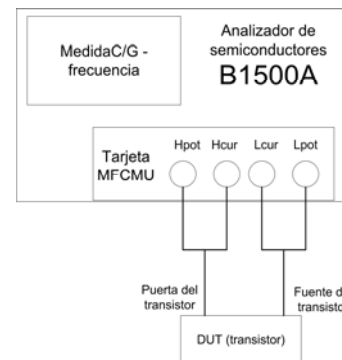


Fig. 2. Sistema de medida de capacidad y conductancia en dispositivos semiconductores.

Se usa el analizador de semiconductores B1500A de Agilent Technologies para medir la conductancia y la capacidad entre puerta y fuente del transistor a través de la tarjeta de medida de capacidad (Multi Frequency Capacitance Measurement Unit - MFCMU) integrada en el propio analizador. Esta tarjeta es básicamente un puente equilibrado con cuatro salidas de test (Lpot, Lcur, Hcur, Hpot) que permiten obtener capacidades y conductancias a partir de la medida de impedancia.

Para medir la unión puerta – fuente del transistor es necesario polarizar al transistor en un punto frío, es decir, con una tensión V_{ds} (drenador - fuente) nula. De este modo

se asegura que el transistor no está consumiendo corriente y se eliminan los efectos capacitivos de las uniones puerta – drenador y drenador – fuente [6].

En la Fig. 3 se observa en detalle el diseño de la placa donde se coloca el dispositivo bajo medida (DUT), en nuestro caso el transistor.

La placa consta de dos zonas diferenciadas: una en la que las pistas acaban en un circuito abierto (gap) que sirve para calibrar el sistema de medida (parte inferior en la Fig. 2). En la zona superior del sustrato es donde se coloca el DUT para la medida. Los terminales Hpot y Hcur del analizador de semiconductores se conectan al terminal de puerta mientras que los terminales Lpot y Lcur van conectados al terminal de fuente del transistor. El terminal de drenador queda conectado a la masa de la placa.

En la Fig. 4 se observa una fotografía del sistema durante el transcurso de una medida.

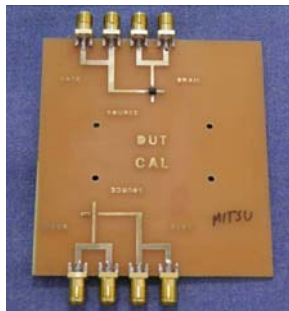


Fig. 3. Placa de test donde se coloca el transistor HEMT MGF4941AL.

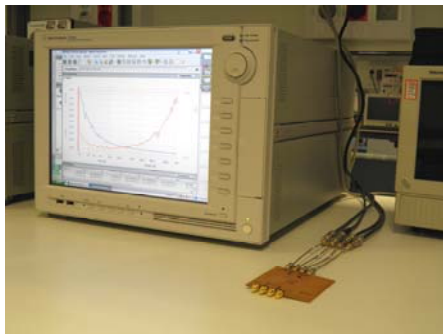


Fig. 4. Fotografía del sistema de medida de capacidad y conductancia en dispositivos semiconductores.

III. MEDIDAS EXPERIMENTALES

Con objeto de eliminar capacidades parásitas del proceso de medida del transistor se realizan una serie de medidas previas para los diferentes puntos de polarización sobre el circuito abierto de calibración de la placa de medida. Los resultados de este proceso de calibración se descontarán a los datos obtenidos para el transistor.

El procedimiento de medida del experimento consiste en un barrido de la frecuencia de oscilador de la tarjeta MFCMU abarcando todo el ancho de banda desde 1 kHz hasta 1 MHz. La tensión del oscilador local se fija a 50 mV y la polarización V_{gs} (puerta - fuente) del transistor se varía en sucesivas iteraciones desde -3 hasta -0.2 V.

IV. RESULTADOS Y DISCUSIÓN

A. Temperatura ambiente

En la Fig. 5 se observan diferentes medidas de la capacidad entre puerta y fuente del transistor para tensiones

de polarización por debajo de la tensión de pinch-off ($V_{gs} = -0.6$ V) a temperatura ambiente ($T = 300$ K). Se eligen polarizaciones por debajo de la tensión de pinch-off de tal forma que se eliminan los efectos de los componentes intrínsecos que aparecen cuando el transistor conduce y sólo aparezcan efectos de la capacidad y/o conductancia de la unión puerta – fuente.

Puede observarse que la capacidad tiende a un valor constante a partir de 40 kHz. Los efectos dispersivos se aprecian por debajo de 10 kHz.

La Fig. 6 muestra los valores de conductancia frente al barrido en frecuencia para diferentes puntos de polarización V_{gs} . En este caso los efectos de dispersión se manifiestan en frecuencias altas (por encima de 100 kHz) en contraposición a lo visto en la capacidad.

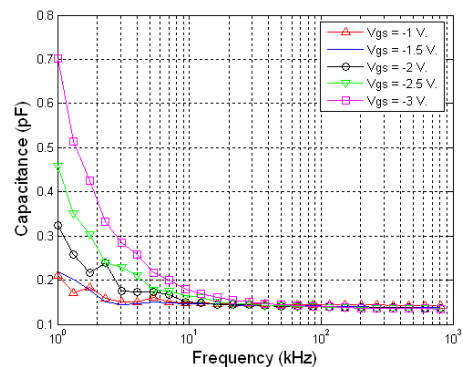


Fig. 5. Capacidad versus frecuencia para diferentes puntos de polarización V_{gs} del transistor MGF4941AL.

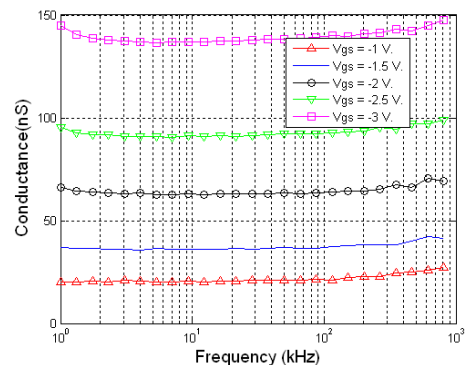


Fig. 6. Conductancia versus frecuencia para diferentes puntos de polarización V_{gs} del transistor MGF4941AL.

Otra manera de representar los valores de capacidad y conductancia es frente a la pulsación ω . En las Fig. 7 y 8 se muestran G_p/ω y C_p respectivamente.

La caracterización de las trampas se deduce de la capacidad y la conductancia asumiendo que las trampas están localizadas en un único estado de energía o en estados continuos [5].

Para un nivel de energía, C_p y G_p/ω vienen dados por:

$$\frac{G_p}{\omega} = \frac{C_{it}\omega\tau}{1 + (\omega\tau)^2} = \frac{q\omega\tau D_{it}}{1 + (\omega\tau)^2} \quad (1)$$

$$C_p = C_D + \frac{C_{it}}{1 + (\omega\tau)^2} \quad (2)$$

Donde C_D es la capacidad de depleción, C_{it} es la capacidad asociada a los efectos trampa, D_{it} es la densidad de

los estados de interfaz, y τ es la constante temporal de trampas.

Para estados continuos, C_p y G_p/ω vienen dados por:

$$\frac{G_p}{\omega} = \frac{qD_{it}A}{2\omega\tau} \ln[1 + (\omega\tau)^2] \quad (3)$$

$$C_p = C_D + \frac{C_{it}}{\omega\tau \tan(\omega\tau)} \quad (4)$$

Teniendo en cuenta un solo nivel de energía, se ajustan los datos medidos usando las expresiones (1, 2).

En la Tabla 1 se resumen la densidad D_{it} y la constante τ de trampas:

V_{gs} (V)	D_{it} ($10^{18} \text{cm}^{-2} \text{eV}^{-1}$)	τ (ms)
-1	7.55	58.61
-1.5	4.8	20.96
-2	5.63	14.01
-2.5	5.51	9.49
-3	4.25	4.84

Tabla 1. Densidad de los estados de interfaz D_{it} y constante temporal τ obtenidos a temperatura ambiente.

La constante temporal de trampas disminuye a medida que el voltaje V_{gs} se hace más negativo.

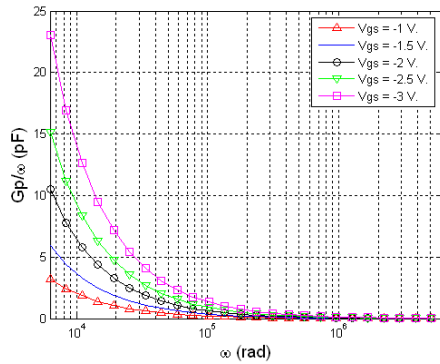


Fig. 7. Conductancia normalizada por la pulsación ω para diferentes puntos de polarización V_{gs} del transistor MGF4941AL.

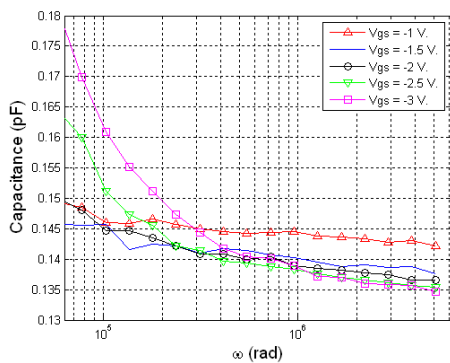


Fig. 8. Capacidad normalizada por la pulsación ω para diferentes puntos de polarización V_{gs} del transistor MGF4941AL.

B. Temperatura Criogénica

Debido al alto nivel de madurez de la tecnología en GaAs es complicado cuantificar los efectos de dispersión en medidas a temperatura ambiente. El sistema propuesto para evaluar estos efectos se ha integrado dentro de un ciclo

criogénico. Al tener enfriado un dispositivo semiconductor a temperaturas criogénicas ($T = 15 \text{ K}$) la movilidad electrónica crece sustancialmente debido a la reducción de la dispersión por impurezas ionizadas en estructuras HEMT [7].

El incremento de movilidad se traduce en un incremento también de efectos dispersivos que derivan en fenómenos de colapso de corriente de drenador y desplazamiento del voltaje de pinch-off [8].

En las Fig. 9 y 10 se representan la evolución en la capacidad y conductancia para una tensión V_{gs} de polarización de -3 V . Se puede observar como la capacidad y la conductancia en temperaturas criogénicas decrece y su respuesta en frecuencia es más plana respecto a la traza obtenida a temperatura ambiente.

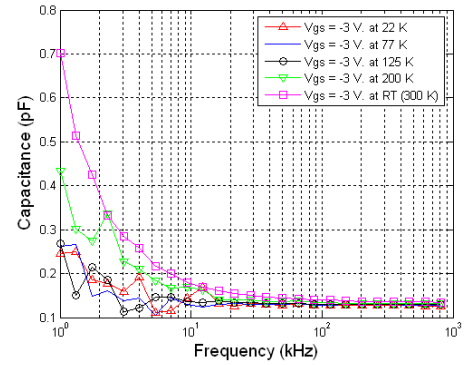


Fig. 9. Capacidad versus frecuencia a diferentes temperaturas para un punto de polarización V_{gs} de -3 V .

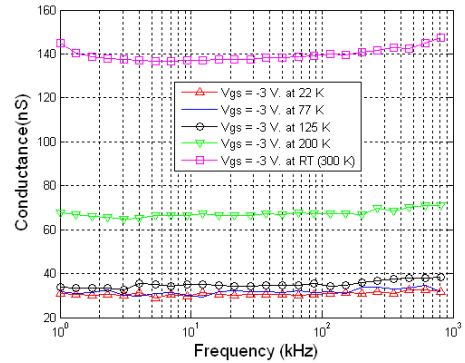


Fig. 10. Conductancia versus frecuencia a diferentes temperaturas para un punto de polarización V_{gs} de -3 V .

De forma similar a como se ha realizado en temperatura ambiente, se caracterizan los efectos trampa tomando los datos de capacidad y conductancia normalizados por la pulsación ω (Figs. 11 y 12).

Ajustando los datos obtenidos según las expresiones (1, 2) resultan los valores de densidad D_{it} y constante τ de trampas de la Tabla 2.

T (K)	D_{it} ($10^{18} \text{cm}^{-2} \text{eV}^{-1}$)	τ (ms)
300	4.25	4.84
200	5.63	13.53
125	2.69	12.81
77	3.52	17.95
22	3.15	16.47

Tabla 2. Densidad de los estados de interfaz D_{it} y constante temporal τ obtenidos a diferentes temperaturas para V_{gs} de -3 V .

En este caso la constante temporal de trampas crece a medida que la temperatura disminuye.

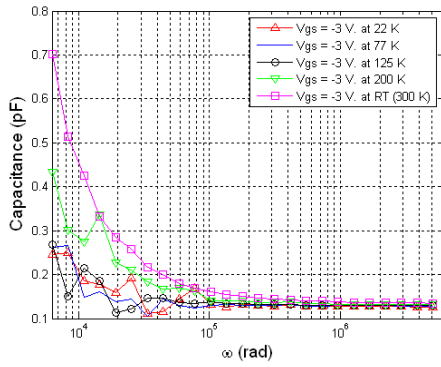


Fig. 11. Capacidad normalizada por la pulsación ω a diferentes temperaturas para un punto de polarización V_{gs} de -3 V.

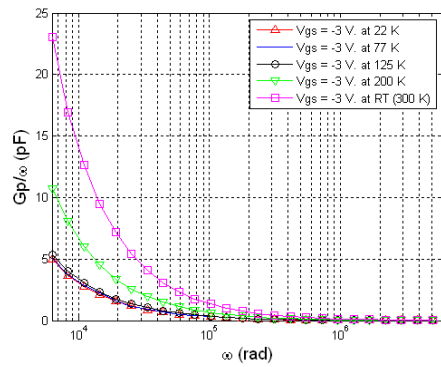


Fig. 12. Conductancia normalizada por la pulsación ω a diferentes temperaturas para un punto de polarización V_{gs} de -3 V.

V. CONCLUSIONES

El estudio presente en este trabajo propone un sistema de medida sencillo y fácil de implementar para medir efectos dispersivos en frecuencia a través de la capacidad y conductancia de transistores InGaAs HEMT. Este estudio preliminar de efectos dispersivos en frecuencia ha sido realizado a temperatura ambiente variando la tensión de polarización aplicada entre los terminales de puerta y fuente. En el caso de criogenia, se ha realizado el estudio a diferentes temperaturas criogénicas fijando la tensión de

polarización puerta – fuente. Las medidas se han realizado asumiendo un modelo de transistor en el que los efectos trampa están mayoritariamente presentes en la interfaz de la heterounión.

AGRADECIMIENTOS

Los autores agradecen al Ministerio de Ciencia e Innovación la ayuda investigadora proporcionada a través del programa FPI BES-2011-046199.

Asimismo agradecen al Ministerio de Ciencia e Innovación el apoyo económico para la realización de este trabajo a través del proyecto AYA2010-21766-C03-03 del programa de Astronomía y Astrofísica.

Los autores agradecen a Ana Pérez y Eva Cuerno por la dedicación y esfuerzo en el montaje del circuito.

REFERENCIAS

- [1] C. I. Lee, W. C. Lin, Y. T. Lee, and Y. T. Lin, "The RF I-V Curve for PHEMT through the Small Signal S-parameter", in *Progress In Electromagnetics Research Symposium Proceedings*, Cambridge, USA, July 5-8, 2010.
- [2] D. V. Lang, "Deep-Level transient spectroscopy: A new method to characterize traps in semiconductors," *Journal of Applied Physics*, vol. 45, no. 7, pp. 3023-3032, July 1974.
- [3] C.-H. Lin, W.-K. Wang, P.-C. Lin, C.-K. Lin, Y.-J. Chang, and Y.-K. Chan, "Transient Pulsed Analysis on GaN HEMTs at Cryogenic Temperatures," *IEEE Electron Device Letters*, vol. 26, no. 10, pp. 710-712, October 2005.
- [4] A. Telia, A. Menzani and A. Soltani, "Analysis of trap states effects on the frequency-dependent capacitance and conductance of AlGaIn/GaN heterostructure", in *International Conference on Signals, Circuits and Systems*, Tunisia, 2008.
- [5] E. H. Nicollian and J. R. Brews. *MOS physics and technology*. New York Wiley 1982.
- [6] IC-CAP Modeling Handbook, Agilent EEsof knowledge, "CV Measurement And Calibration Techniques," [Online]. Available: <http://edocs.soco.agilent.com/display/iccapmh/CV+Measurement+And+Calibration+Techniques>
- [7] K. H. George Duh, Marian W. Pospieszalski, William F. Kopp, Pin Ho, Amani A. Jabra, Pane-Chane Chao, Phillip M. Smith, Luke F. Lester, James M. Ballingall, and Sander Weinreb, "Ultra-Low-Noise Cryogenic High-Electron-Mobility Transistors," *IEEE Transactions on Electron Devices*, vol. 35, no. 3, pp. 249-256, March 1988.
- [8] Areski Belache, André Vanoverschelde, Georges Salmer, and Michel Wolny, "Experimental Analysis of HEMT Behavior Under Low-Temperature Conditions," *IEEE Transactions on Electron Devices*, vol. 38, no. 1, pp. 3-13, January 1991.